

PATENT
4100-0131P

IN THE U.S. PATENT AND TRADEMARK OFFICE

Applicant: Klaus HELLER et al. Conf.:
Appl. No.: NEW Group: Unknown
Filed: July 27, 2001 Examiner: UNKNOWN
For: PROCESS AND APPARATUS FOR CORRECTION OF
A RESAMPLER

#6



L E T T E R

Assistant Commissioner for Patents
Washington, DC 20231

July 27, 2001

Sir:

Under the provisions of 35 U.S.C. § 119 and 37 C.F.R. § 1.55(a), the applicants hereby claim the right of priority based on the following application:

<u>Country</u>	<u>Application No.</u>	<u>Filed</u>
GERMANY	100 36 703.8	July 27, 2000

A certified copy of the above-noted application is attached hereto.

If necessary, the Commissioner is hereby authorized in this, concurrent, and future replies, to charge payment or credit any overpayment to Deposit Account No. 02-2448 for any additional fee required under 37 C.F.R. §§ 1.16 or 1.17; particularly, extension of time fees.

Respectfully submitted,

BIRCH, STEWART, KOLASCH & BIRCH, LLP

By 

F. Prince Butler, #25,666

FPB/tm
4100-0131P

P.O. Box 747
Falls Church, VA 22040-0747
(703) 205-8000

Attachment

BUNDESREPUBLIK DEUTSCHLAND

CERTIFIED COPY OF
PRIORITY DOCUMENT



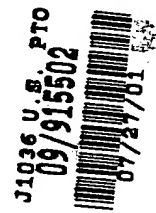
Birch, Stewart, Kolasch

2 Birch

703 - 205.8000

Docket # 4100 131P

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung



Aktenzeichen:	100.36 703.8
Anmeldetag:	27. Juli 2000
Anmelder/Inhaber:	Rohde & Schwarz GmbH & Co KG, München/DE
Bezeichnung:	Verfahren und Vorrichtung zur Korrektur eines Resamplers
IPC:	H 03 M 7/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 28. Juni 2001
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Walther

BEST AVAILABLE COPY

Verfahren und Vorrichtung zur Korrektur eines Resamplers

5

Die Erfindung betrifft ein Verfahren und eine Vorrichtung zur Korrektur eines Resamplers.

Resampler bzw. Abtastratenumsetzer werden dazu verwendet,
10 ein mit einer Eingangs-Abtastrate abgetastetes digitales Eingangssignal in ein mit einer davon abweichenden Ausgangs-Abtastrate abgetastetes digitales Ausgangssignal umzusetzen. Bei dem der Erfindung zugrundeliegenden Verfahren liegt das Eingangssignal mit einer Abtastrate vor, die um einen
15 beliebigen, nicht notwendigerweise ganzzahligen Faktor größer ist als die Symbolfrequenz bzw. Chip-Frequenz. Bei einem WCDMA-Signal wird jedes Datensymbol in eine Chip-Sequenz kodiert, so daß jedes Symbol aus mehreren Chips besteht. Zwischen den Chips kann ein binärer Übergang
20 zwischen zwei Amplitudenwerten statt finden. Die Erfindung eignet sich jedoch auch für andere digital Signale, wobei dann der Begriff Chip-Frequenz durch den Begriff Symbol-Frequenz bzw. Symbolrate zu ersetzen ist. Bei der Übersetzung der Eingangs-Abtastrate in die Symbol- bzw.
25 Chip-Frequenz besteht das Problem, daß das Verhältnis zwischen Eingangs-Abtastrate und Symbol- bzw. Chip-Frequenz nur näherungsweise bekannt ist, da der Taktgenerator des Resamplers nicht mit dem Taktgenerator der Eingangs-Abtastrate identisch ist und somit eine Drift zwischen den
30 beiden Oszillatoren möglich ist. Ferner ist die absolute Phasenlage der Eingangs-Abtastrate nicht bekannt.

Der Erfindung liegt deshalb die Aufgabe zugrunde, ein Verfahren und eine Vorrichtung zur Korrektur eines
35 Resamplers, mit welchem ein abgetastetes Eingangssignal, das eine Eingangs-Abtastrate unterworfen ist und das eine von der Eingangs-Abtastrate abweichende Symbol- oder Chip-Frequenz hat, in ein abgetastetes Ausgangssignal, bei welchem die Abtastrate mit der Symbol- bzw. Chip-Frequenz

übereinstimmt, durch Verändern der Eingangs-Abtastrate um einen Resampling-Faktor umgesetzt wird, anzugeben mit welchem bzw. mit welcher eine Drift zwischen der Eingangs-Abtastrate und der Symbol- oder Chip-Frequenz sowie eine
5 absolute, konstante Verschiebung der Phasenlage der Eingangs-Abtastrate kompensiert wird.

Die Aufgabe wird bezüglich des Verfahrens durch die Merkmale des Anspruchs 1 und bezüglich der Vorrichtung durch die
10 Merkmale des Anspruchs 7 gelöst.

Die Ansprüche 2 bis 6 beinhalten vorteilhafte Weiterbildungen des Verfahrens und die Ansprüche 8 bis 10 beinhalten vorteilhafte Weiterbildungen der
15 erfindungsgemäßen Vorrichtung.

Der Erfindung liegt das Konzept zugrunde, das Eingangssignal einer nichtlinearen Operation, beispielsweise einer Quadrierung, zu unterwerfen. Die nichtlineare Operation
20 erzeugt Spektrallinien der Eigenfrequenzen des Eingangssignals. Dabei entsteht eine Spektrallinie bei der Symbol- bzw. Chip-Frequenz. Da das Eingangssignal nur am Ende des Symbols, bzw. bei einem aus mehreren Chips zusammengesetzten Symbol eines CDMA-Signals nur am Ende
25 eines Chips seinen Zustand ändern kann, ist das Eingangssignals mit der Symbol-Frequenz bzw. der Chip-Frequenz moduliert und durch die nichtlineare Operation kann die Symbol- bzw. Chip-Frequenz als Spektrallinie erzeugt werden. Eine weitere Erkenntnis der Erfindung liegt darin,
30 daß durch Verschieben des Spektrums des Eingangssignals in der Weise, daß die Symbol- bzw. Chip-Frequenz in die Nähe (im fehlerfreien Idealfall genau) der Frequenz Null fällt, sich eine besonders einfache Auswertung der Spektrallinie ergibt. Durch Erfassen der Phase der so verschobenen
35 Spektrallinie kann unmittelbar die absolute Zeitverschiebung, der das Eingangssignal unterliegt als auch die sich von Abtastintervall zu Abtastintervall aufaddierende relative Zeitverschiebung durch lineare Regression abgeschätzt werden.

Vor dem Erfassen der Phase wird vorzugsweise eine
 Dezemierung der Abtastwerte durch Unterabtastung mit
 vorangehender Bandbegrenzung vorgenommen. Das dabei
 5 verwendete Filter hat vorzugsweise einen Frequenzgang mit
 Nullstellen bei der einfachen Symbol- bzw. Chip-Frequenz und
 der doppelten Symbol- bzw. Chip-Frequenz. Aufgrund der
 vorhergehenden spektralen Verschiebung um die Symbol- bzw.
 Chip-Frequenz fällt auf die erstgenannte Nullstelle auf den
 10 Gleichspannungsanteil und die doppelte Symbol- bzw. Chip-
 Frequenz fällt auf die Spektrallinie der gespiegelten
 Symbol- bzw. Chip-Frequenz.

Nachfolgend wird ein Ausführungsbeispiel der Erfindung unter
 15 Bezugnahme auf die Zeichnung näher beschrieben. In der
 Zeichnung zeigen:

- Fig. 1 ein Blockschaltbild zur Verwendung der
 erfindungsgemäßen Korrekturvorrichtung;
 20
- Fig. 2 ein detailliertes Blockschaltbild der
 erfindungsgemäßen Korrekturvorrichtung;
- Fig. 3 ein Zeitdiagramm zur Erläuterung der Drift und der
 notwendigen Korrektur des Eingangssignals;
 25
- Fig. 4 ein Spektrum des Eingangssignals;
- Fig. 5 das quadrierte Spektrum des Eingangssignals;
 30
- Fig. 6 das quadrierte und verschobene Spektrum des
 Eingangssignals;
- Fig. 7 das Konstellationsdiagramm des Eingangssignals;
 35
- Fig. 8 das Spektrum des quadrierten und verschobenen
 Eingangssignals nach einer Dezemierung der
 Abtastwerte;

Fig. 9 den Phasenverlauf des in Fig. 8 dargestellten Signals als Funktion der Abtastwerte und

5 Fig. 10 den Frequenzgang eines zur Dezimierung der Abtastwerte verwendeten Filters.

Fig. 1 zeigt einen Ausschnitt aus einer Empfangsvorrichtung 1, bei welcher die erfindungsgemäße Korrekturvorrichtung 2 verwendet wird.

10

Das analoge Eingangssignal S_A wird in einem Analog/Digital-Wandler 3 in ein digitales, abgetastetes Eingangssignal S_D gewandelt. Anschließend wird in einer Dezimierungseinrichtung 3 die Abtastrate im dargestellten Ausführungsbeispiel um den Faktor 2 dezimiert und in einem sich daran anschließenden Empfangs- und Korrekturfilter 5, dessen Funktion im Rahmen der hier vorliegenden Erfindung nicht weiter von Interesse ist, gefiltert und so einen Resampler (Abtastratenumsetzer) 6 zugeführt.

20

Da das abgetastete Eingangssignal nur in der Mitte der Chips, aus welchen die Symbole des WCDMA-Signals zusammengesetzt sind, interessiert, wird die Abtastrate in dem Resampler 6 auf die Chip-Rate f_c herabgesetzt. Sofern die Abtastrate f_A des Eingangssignals S_D in Bezug auf die Chip-Frequenz f_c keiner Drift unterliegt ist das Verhältnis zwischen Chip-Frequenz f_c und Abtastrate f_A des Eingangssignals S_D im dargestellten Ausführungsbeispiel $25,6/3,84=6,66$. Aufgrund der Drift der Abtastrate f_A gegenüber der Chip-Rate f_c ist jedoch eine Fehler-Schätzung der Chip-Rate f_c und des absoluten Zeit- bzw. Phasenversatzes, in Fig. 1 als "Chip-Timing" bzw. "Timing-Offset zu den Chip-Zeitpunkten" bezeichnet notwendig. Hierzu dient die erfindungsgemäße Korrekturvorrichtung 2, die diesen Fehler zunächst abschätzt und dann korrigiert.

35

In dem in Fig. 1 dargestellten Ausführungsbeispiel wird einem Multiplizierer 7 die Abweichung von der Chip-Rate bzw. Chip-Frequenz f_c übertragen. Dieser übertragene Faktor ist

1, wenn kein Fehler vorliegt, so daß der dem Resampler 6 übermittelte Resampling-Faktor resamp_fac in diesem Fall das ideale Verhältnis zwischen Eingangs-Abtastrate f_A und Chip-Rate f_C ist. Tritt ein Fehler auf, so weicht der dem Multiplizierer 7 vorgegeben Korrekturfaktor entsprechend von 1 ab. Ferner wird dem Resampler 6 ein Zeitversatz bzw. Timing-Offset resamp_offset übermittelt, um einen konstanten Zeitversatz ausgleichen zu können.

10 In Fig. 3 ist der statische Zeitversatz bzw. Timing-Offset ε und die Zeitversatz-Drift bzw. Timing-Drift $\Delta\varepsilon$ dargestellt. Der Timing-Offset ε beträgt im in Fig. 3 gezeigten Beispiel 0,5, d. h. ein halbes Chip-Intervall T_C . Diesem konstanten, statischen Timing-Offset ε ist im Beispiel eine Timing-Drift $\Delta\varepsilon = 0,1$ überlagert. Dies bedeutet, daß der gesamte Zeitversatz, der sich aus dem statischen Timing-Offset ε und der Timing-Drift $\Delta\varepsilon$ zusammensetzt von Chip-Intervall zu Chip-Intervall um 0,1, d. h. 10 % eines Chip-Intervalls T_C zunimmt.

20 Die erfindungsgemäße Korrekturvorrichtung 2 kompensiert sowohl den statischen Timing-Offset ε als auch die Timing-Drift $\Delta\varepsilon$. Die erfindungsgemäße Abschätz- und Korrekturvorrichtung 2 ist in Fig. 2 näher dargestellt. Das digitale, abgetastete Eingangssignal S_D wird einem nichtlinearen Operationselement 8 zugeführt, das das Eingangssignal S_D einer nichtlinearen Operation unterwirft. Diese nichtlineare Operation kann beispielsweise die Bildung des Betrags-Quadrats sein, indem die Inphase-Komponente I und die Quadraturphase-Komponente Q des Basisband-Signals S_D jeweils quadriert und dann summiert wird ($I^2 + Q^2$). In einem anschließenden Multiplizierer 9, wird das Ausgangssignal des nichtlinearen Operationselements 8 mit dem Faktor $e^{i \cdot k \cdot 2\pi \cdot f_A / f_C}$ beaufschlagt, was bedeutet, daß das Frequenz-Spektrum des Ausgangssignals des nichtlinearen Operationselements 8 um die Chip-Frequenz f_C spektral verschoben wird. Der Multiplizierer 9 arbeitet daher als Frequenzschieber. In einer sich daran anschließenden Dezimierungs-Einrichtung 10 findet eine Dezimierung der

Abtastwerte im dargestellten Ausführungsbeispiel im Verhältnis 1/256 also eine Unterabtastung im Verhältnis 1/256 statt. Um ein Aliasing zu vermeiden, findet vorher eine entsprechende Bandbegrenzung statt.

5

In einer sich daran anschließenden Phasenerfassungs-Einrichtung 11 wird die Phase des Ausgangssignals der Dezimier-Einrichtung 10 als Funktion der Abtastwerte bzw. Funktion der Zeit erfaßt. Dabei ist wichtig, daß an den
10 Bereichsgrenzen keine Sprünge von beispielsweise $+180^\circ$ auf -180° erfolgen, sondern die Phase an den Bereichsgrenzen kontinuierlich fortgeschrieben wird. Dies kann bekanntermaßen beispielsweise durch Ignorieren eines Übertrags der Arithmetik, d. h. Unwrap, erfolgen, was mit
15 dem Element 12 veranschaulicht ist.

Anschließend wird eine lineare Regression der Phase als Funktion der Abtastwerte vorgenommen. Die sich dadurch ergebende Ausgleichsgerade kann beispielsweise durch die
20 Methode der kleinsten Summe der Federquadrate ermittelt werden. Wie weiter unten noch im einzelnen gezeigt wird, kann aus dem Achsenabschnitt der Ausgleichsgerade der statische Timing-Offset bzw. Timing-Fehler ε abgesetzt werden. Die Timing-Drift $\Delta\varepsilon$ kann aus der Steigung der
25 Ausgleichsgeraden abgeschätzt werden. Die lineare Regression ist durch das Element 13 veranschaulicht.

Das Signal jeweils nach den einzelnen Bearbeitungsschritten wird nachfolgend anhand der Figuren 4, 5, 6, 8 und 9 näher
30 erläutert.

Fig. 4 zeigt das Spektrum des mit der Abtastrate f_A abgetasteten Eingangssignals S_D als Funktion der normierten Frequenz. Fig. 5 zeigt das Spektrum am Ausgang des
35 nichtlinearen Operationselements 8, wobei hier das nichtlineare Operationselement 8 eine Betragsquadrierung vornimmt. Dabei zeigt sich die Entstehung von drei Spektrallinien durch die nichtlineare Operation. Eine erste Spektrallinie 14 bei der Frequenz Null hat ihre Ursache in

dem Gleichspannungsanteil (DC-Anteil), der durch Betragsquadrat-Operation entsteht. Eine zweite Spektrallinie 15 wird mit dem erfindungsgemäßen Verfahren weiter ausgewertet. Unterstellt die Timing-Drift $\Delta\epsilon$ sei Null, so liegt diese Spektrallinie exakt bei der Chip-Frequenz f_C . Neben der vorstehend beschriebenen Spektrallinie 15 bei $-f_C$ entsteht die gespiegelte Spektrallinie bei $+f_C$.

Fig. 6 zeigt das Spektrum am Ausgang des Frequenzschiebers 9. Das Spektrum stimmt mit demjenigen der Fig. 5 überein, ist jedoch um die Frequenz f_C verschoben, so daß die Spektrallinie 15 exakt Null ist, wenn kein Fehler auftritt und die Timing-Drift $\Delta\epsilon$ Null ist. Ist die Timing-Drift $\Delta\epsilon$ von Null verschieden, so weicht die Spektrallinie 15 von der Frequenz Null ab. Eine Möglichkeit zur Bestimmung dieser Frequenzabweichung könnte darin bestehen, durch Interpolation des Maximums der Spektrallinie 15 die Mittenfrequenz der Spektrallinie 15 unmittelbar zu erfassen. Dieser Lösungsweg erweist sich jedoch als relativ aufwendig. Erfindungsgemäß wird deshalb statt dessen vorgeschlagen, eine Auswertung im Zeitbereich vorzunehmen, indem die Phase als Funktion der Zeit bzw. als Funktion der Abtastzeitpunkte einer linearen Regression unterworfen wird. Vorher wird jedoch die Anzahl der Abtastwerte (samples) reduziert bzw. dezimiert. Das Spektrum der dezimierten Abtastwerte ist in Fig. 8 dargestellt. Durch die Bandbegrenzung bei der Dezimierung wird das Rausch-Hörspektrum eingeengt, so daß das Signal/Rausch-Verhältnis erheblich verbessert wird, wie dies ein Vergleich der Rausch-Amplitude in Fig. 6 und Fig. 8 in Bezug auf die Amplitude der Spektrallinie 15 deutlich zeigt. Die wirkt sich auch im Zeitbereich in Form einer reduzierten Rausch-Amplitude im Phasenverlauf aus.

In Fig. 9 ist die Phase ϕ des Signals am Ausgang der Dezimier-Einrichtung 10, also im Bereich der Spektrallinie 15, im Zeitbereich als Funktion der Abtastzeitpunkte (samples) dargestellt. Erkennbar ist der lineare Anstieg des Phasenverlaufs mit der Zeit, der von einem statistischen Rauschen überlagert ist. Eine Ausgleichsgerade 17 kann

beispielsweise durch Minimierung der Summe der Abstandsquadrate oder ein anderes Regressionsverfahren erzeugt werden. Dabei ist der Achsenabschnitt φ_0 ein Maß für den statistischen Timing-Versatz ε . Die Umrechnung kann mit
 5 der Formel

$$\varepsilon = \frac{\varphi_0}{2\pi} \quad (1)$$

erfolgen. Die Steigung der Ausgleichsgeraden 17 ist ein Maß
 10 für die Timing-Drift $\Delta\varepsilon$, wobei die nach diesem Verfahren geschätzte Timing-Drift $\Delta\varepsilon$ nach folgender Formel berechnet werden kann

$$\Delta\varepsilon = \frac{\Delta\varphi \cdot \frac{f_A}{f_C \cdot \text{dec_fac}}}{2\pi} \quad (2)$$

15 Darin bedeuten $\Delta\varphi$ die Steigung der Ausgleichsgeraden 17 pro sample, f_A die Abtastfrequenz des Eingangssignals S_D , f_C die Chip-Rate bzw. Chip-Frequenz und dec_fac den Dezimierungsfaktor, um welchen in der Dezimierungs-
 20 Einrichtung 10 die Abtastfrequenz f_A dezimiert wurde (im Beispiel gilt der $\text{dec_fac} = 256$). Zur Veranschaulichung ist in Fig. 9 die Änderung der Phase über 50 Abtastwerte also $50 \cdot \Delta\varphi$ eingezeichnet. Zu beachten ist dabei, daß der Abstand der Abtastwerte (samples) in Fig. 9 aufgrund der Dezimierung
 25 der Abtastrate $\text{dec_fac}/f_A$ beträgt und wie in Formel (2) angegeben in die Skalierung der Periode T_C der Chip-Zeitpunkte umgerechnet werden muß.

Zur Ansteuerung des Resamplers 6 interessieren der
 30 Resampling-Faktor resamp_fac und der Zeitversatz (Timing-Offset) resamp_offset , die in Fig. 1 eingezeichnet sind. Die Umrechnung in diese Steuergrößen ergibt sich gemäß den Formeln

35
$$\text{resamp_fac} = \frac{f_C}{f_A \cdot (1 + \Delta\varepsilon)} \quad (3) \text{ und}$$

$$resamp_offset = \varepsilon \cdot \frac{f_A}{f_C} \quad (4)$$

Durch das erfindungsgemäße Schätzverfahren für den statischen Timing-Offset ε und die Timing-Drift $\Delta\varepsilon$ können daher Steuergrößen erzeugt werden, die die Sampling-Rate und die absolute Phasenlage des Resamplers 6 korrigieren.

Zur weiteren Veranschaulichung ist in Fig. 7 das Zustandsdiagramm des Eingangssignals S_D ohne die erfindungsgemäße Korrektur dargestellt. Dabei besteht zusätzlich noch ein Frequenz-Offset, so daß sich der Phasenzeiger in dem Diagramm dreht und deshalb der zeitliche Verlauf der Steuerung besser veranschaulicht werden kann. Erkennbar ist, daß in einem Bereich 18 eine relativ hohe Streuung auftritt, die in einem Bereich 19 konvergiert und in einem Bereich 20 wieder auseinander läuft. Durch die erfindungsgemäße Korrektur ergibt sich eine Verdichtung dieser Streuung auf eine ideale Kreislinie, die nach Korrektur des Frequenz-Offsets auf die idealen vier Zustandspunkte in dem Zustandsdiagramm reduziert werden kann.

Zur weiteren Veranschaulichung zeigt Fig. 10 den Frequenzgang des in der Dezemierungs-Einrichtung 10 verwendeten Filters. Dabei ist erkennbar, daß der Frequenzgang bei der Chip-Frequenz f_C und der doppelten Chip-Frequenz $2f_C$, also bei den Spektrallinien 14 und 16 Nullstellen aufweist, um eine Beeinflussung des Schätzergebnisses durch die Spektrallinien 14 und 16 zu unterdrücken.

Ansprüche

5

1. Verfahren zur Korrektur eines Resamplers (6), mit welchem ein abgetastetes Eingangssignal (S_D), das einer Eingangs-Abtastrate (f_A) unterworfen ist und das eine von der Eingangs-Abtastrate (f_A) abweichende Symbol- oder Chip-Frequenz (f_C) hat, in ein abgetastetes Ausgangssignal (S_C), bei welchem die Abtastrate mit der Symbol- bzw. Chip-Frequenz (f_C) übereinstimmt, durch Verändern der Eingangs-Abtastrate (f_A) um einen Resampling-Faktor (resamp_fac) umgesetzt wird, mit folgenden Verfahrensschritten:

- 15 - Durchführen (8) einer nichtlinearen Operation mit dem Eingangssignal (S_D), so daß eine Spektrallinie (15) bei der Symbol- bzw. Chipfrequenz (f_C) entsteht,
 - spektrales Verschieben (9) des Eingangssignals (S_D) um die Symbol- bzw. Chipfrequenz (f_C),
 20 - Erfassen (11) der Phase (ϕ) der verschobenen Spektrallinie (15) bei der Symbol- bzw. Chipfrequenz (f_C) als Funktion der Abtastzeitpunkte, und
 - Korrektur des Resampling-Faktors (resamp_fac) und/oder zeitliches Verschieben des Ausgangssignals (S_C) um einen
 25 Zeitkorrekturwert (resamp_offset) auf der Grundlage einer Regression der Phase (ϕ) der verschobenen Spektrallinie (15) bei der Symbol- bzw. Chipfrequenz (f_C) als Funktion der Abtastzeitpunkte.

- 30 2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet,
 daß die nichtlineare Operation ein Quadrieren ist.

3. Verfahren nach Anspruch 1 oder 2,
 35 **dadurch gekennzeichnet,**
 daß eine lineare Regression der Phase (ϕ) der verschobenen Spektrallinie (15) bei der Symbol- bzw. Chipfrequenz (f_C) als Funktion der Abtastzeitpunkte durchgeführt wird.

4. Verfahren nach Anspruch 3,
dadurch gekennzeichnet,
 daß die lineare Regression eine Ausgleichsgerade (17) ergibt,
- 5 daß der Resampling-Faktor (resamp_fac) auf der Grundlage der Steigung ($\Delta\phi$) der Ausgleichsgerade (17) korrigiert wird und daß der Zeitkorrekturwert (resamp-offset) auf der Grundlage des Achsenabschnitts (ϕ_0) der Ausgleichsgerade (17) korrigiert wird.
- 10
5. Verfahren nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet,
 daß vor dem Erfassen (11) der Phase (ϕ) eine Dezimierung (10) der Abtastwerte durch Unterabtastung mit vorangehender
- 15 Bandbegrenzung vorgenommen wird.
6. Verfahren nach Anspruch 5,
dadurch gekennzeichnet,
 daß die Dezimierung (10) der Abtastwerte mit einem Filter
- 20 erfolgt, dessen Frequenzgang Nullstellen bei der einfachen Symbol- bzw. Chipfrequenz (f_C) und doppelten Symbol- bzw. Chipfrequenz ($2f_C$) aufweist.
7. Vorrichtung (2) zur Korrektur eines Resamplers (6), mit
- 25 welchem ein abgetastetes Eingangssignal (S_D), das einer Eingangs-Abtastrate (f_A) unterworfen ist und das eine von der Eingangs-Abtastrate (f_A) abweichenden Symbol- oder Chip-Frequenz (f_C) hat, in ein abgetastetes Ausgangssignal (S_C), bei welchem die Abtastrate mit der Symbol- bzw. Chip-
- 30 Frequenz (f_C) übereinstimmt, durch Verändern der Eingangs-Abtastrate (f_A) um einen Resampling-Faktor (resamp_fac) umgesetzt wird, mit
- einem nichtlinearen Operationselement (8), das das Eingangssignal (S_D) einer nichtlinearen Operation
 - 35 unterwirft, so daß eine Spektrallinie (15) bei der Symbol- bzw. Chipfrequenz (f_C) entsteht,
 - einem Frequenzschieber (9), der das Eingangssignal (S_D) um die Symbol- bzw. Chip-Frequenz (f_C) spektral verschiebt,

- einer Phasenerfassungs-Einrichtung (11), die die Phase (ϕ) der verschobenen Spektrallinie (15) bei der Symbol- bzw. Chip-Frequenz (f_C) als Funktion der Abtastzeitpunkte erfaßt, und
- 5 - einer Regressions- und Korrektureinrichtung (13), die auf der Grundlage einer Regression der Phase (ϕ) der verschobenen Spektrallinie (15) bei der Symbol- bzw. Chipfrequenz (f_C) als Funktion der Abtastzeitpunkte den Resampling-Faktors (resamp_fac) korrigiert und/oder das
- 10 Ausgangssignals (S_C) um einen Zeitkorrekturwert (resamp_offset) zeitlich verschiebt.

8. Vorrichtung nach Anspruch 7,

dadurch gekennzeichnet,

- 15 daß das nichtlineare Operationselement (8) ein Quadrierer ist.

9. Vorrichtung nach Anspruch 7 oder 8,

dadurch gekennzeichnet,

- 20 daß zwischen dem Frequenzschieber (9) und der Phasenerfassungs-Einrichtung (11) eine Dezimierungs-Einrichtung (10) vorgesehen ist, in welcher eine Dezimierung der Abtastwerte durch Unterabtastung mit vorangehender Bandbegrenzung erfolgt.

25

10. Vorrichtung nach Anspruch 9,

dadurch gekennzeichnet,

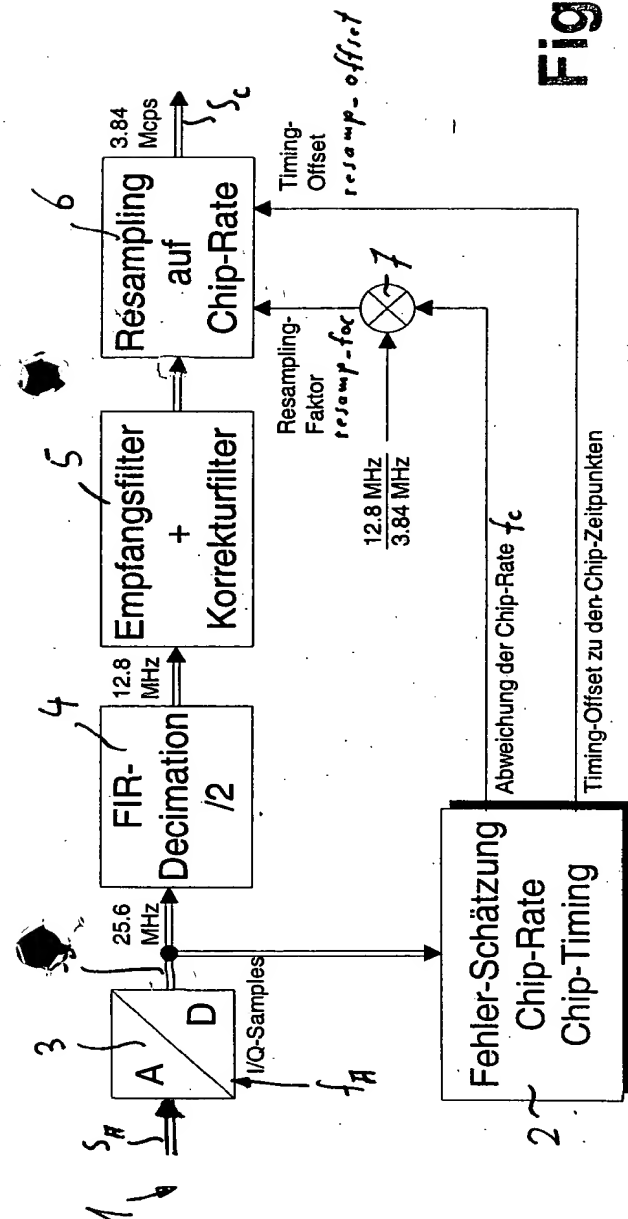
- daß die Dezimierungs-Einrichtung (10) ein Filter umfaßt, dessen Frequenzgang Nullstellen bei der einfachen Symbol- bzw. Chipfrequenz (f_C) und doppelten Symbol- bzw. Chipfrequenz ($2f_C$) aufweist.
- 30

Zusammenfassung

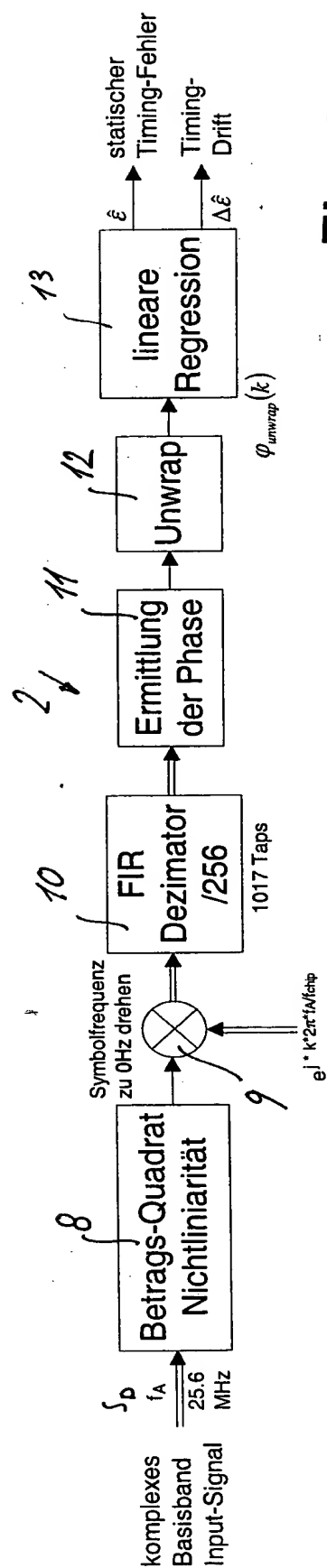
5

Die Erfindung betrifft eine Vorrichtung (2) zur Korrektur eines Resamplers, mit welchem ein abgetastetes Eingangssignal (S_D), das eine Eingangs-Abtastrate (f_0) unterworfen ist und daß eine von der Eingangs-Abtastrate (f_A) abweichende Chip-Frequenz (f_C) hat, in ein abgetastetes Ausgangssignal (S_C), bei welchem die Abtastrate mit der Chip-Frequenz (f_C) übereinstimmt, durch Verändern der Eingangs-Abtastrate (f_A) um einen Resampling-Faktor umgesetzt wird. Die Vorrichtung (2) umfaßt ein nichtlineares Operationselement (8), das das Eingangssignal (S_D) einer nichtlinearen Operation unterwirft, so daß eine Spektrallinie (15) bei der Chip-Frequenz (f_C) entsteht und einen Frequenzschieber (9), der das Eingangssignal (S_D) um die Chip-Frequenz (f_C) spektral verschiebt. Ferner ist eine Phasenerfassungs-Einrichtung (11) vorhanden, die die Phase der verschobenen Spektrallinie bei der Chip-Frequenz (f_C) als Funktion der Abtastzeitpunkte erfaßt. Eine Regressions- und Korrektureinrichtung (13) korrigiert auf der Grundlage einer Regression der Phase der verschobenen Spektrallinie bei der Chip-Frequenz (f_C) den Resampling-Faktor und/oder verschiebt zeitlich das Ausgangssignal (S_C) um einen Zeitkorrekturwert.

30 (Fig. 2)



၇၈၂



250

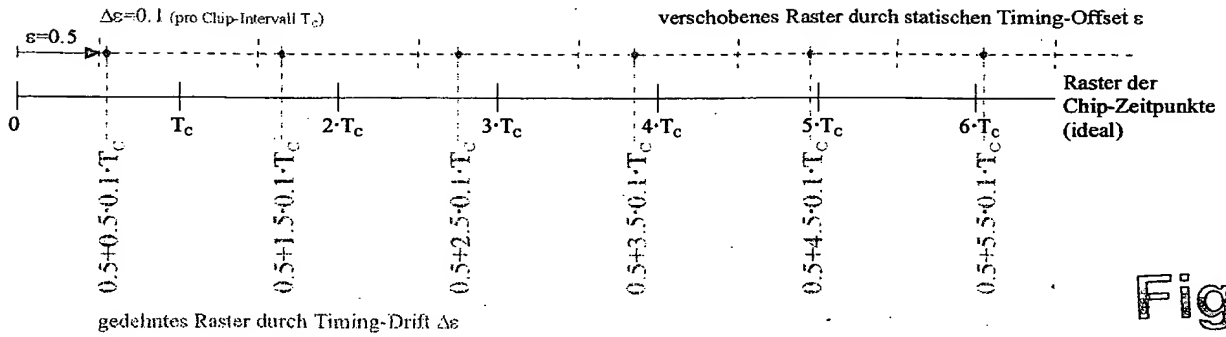


Fig. 3

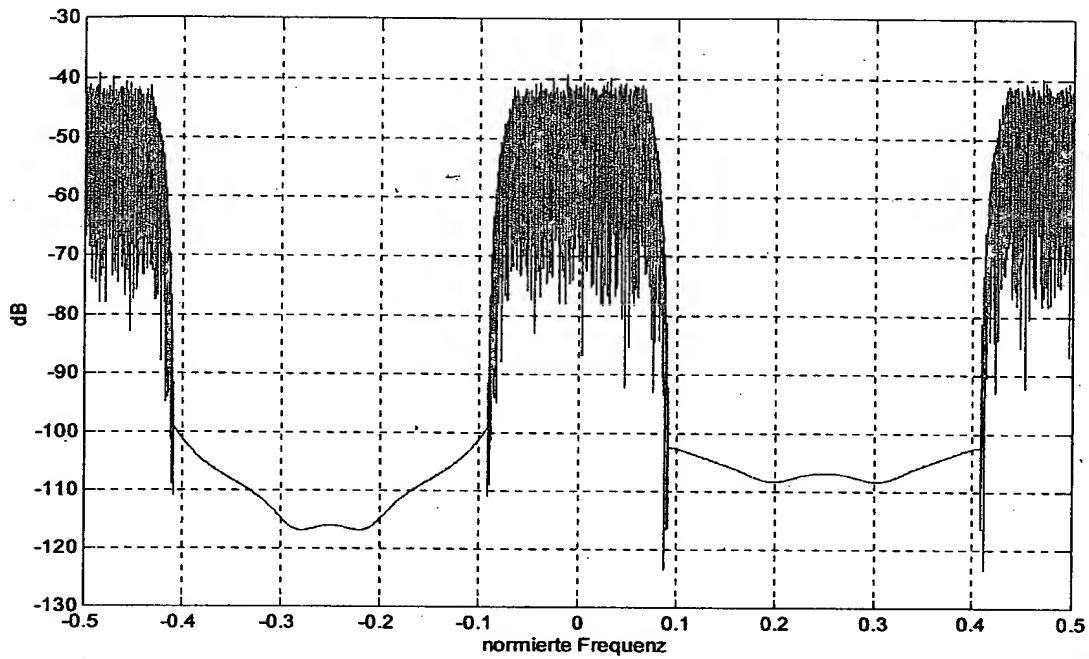


Fig. 4

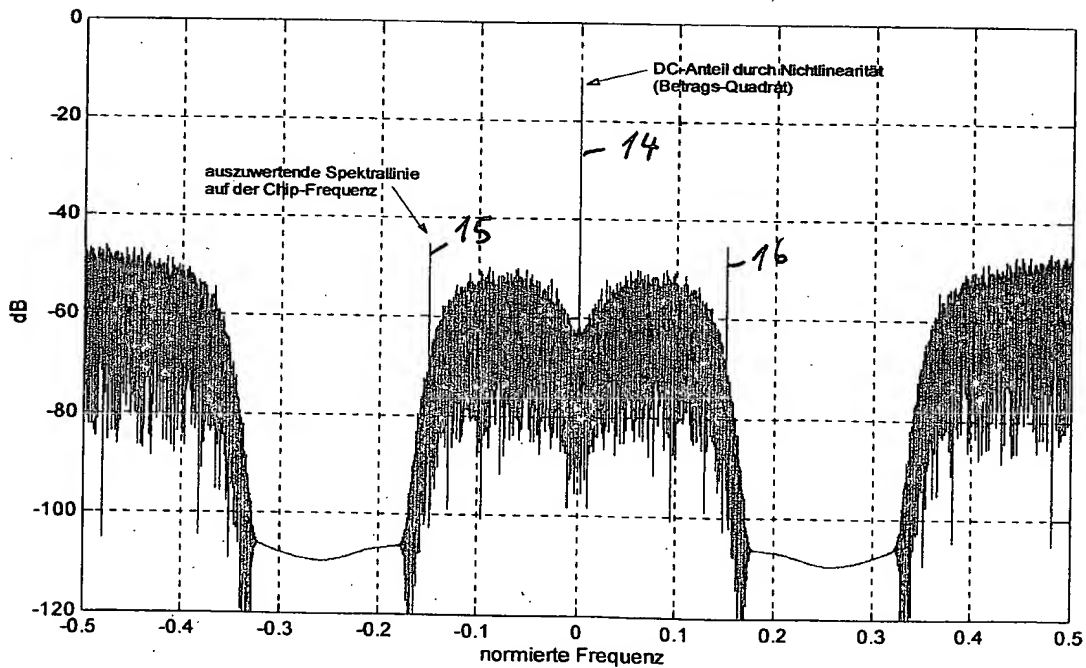


Fig. 5

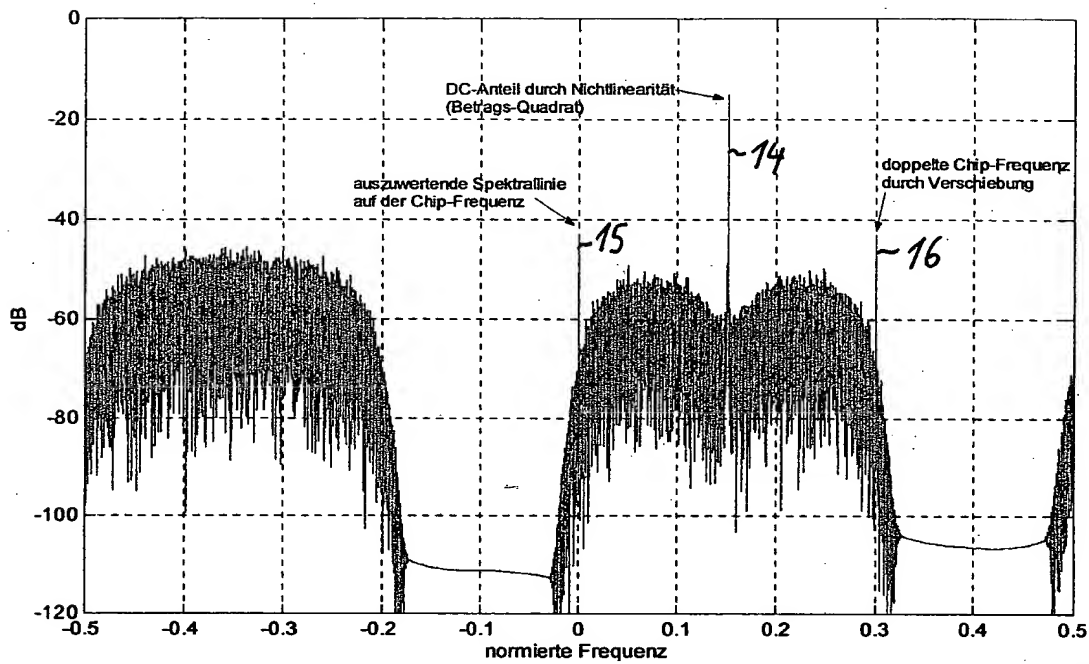


Fig. 6

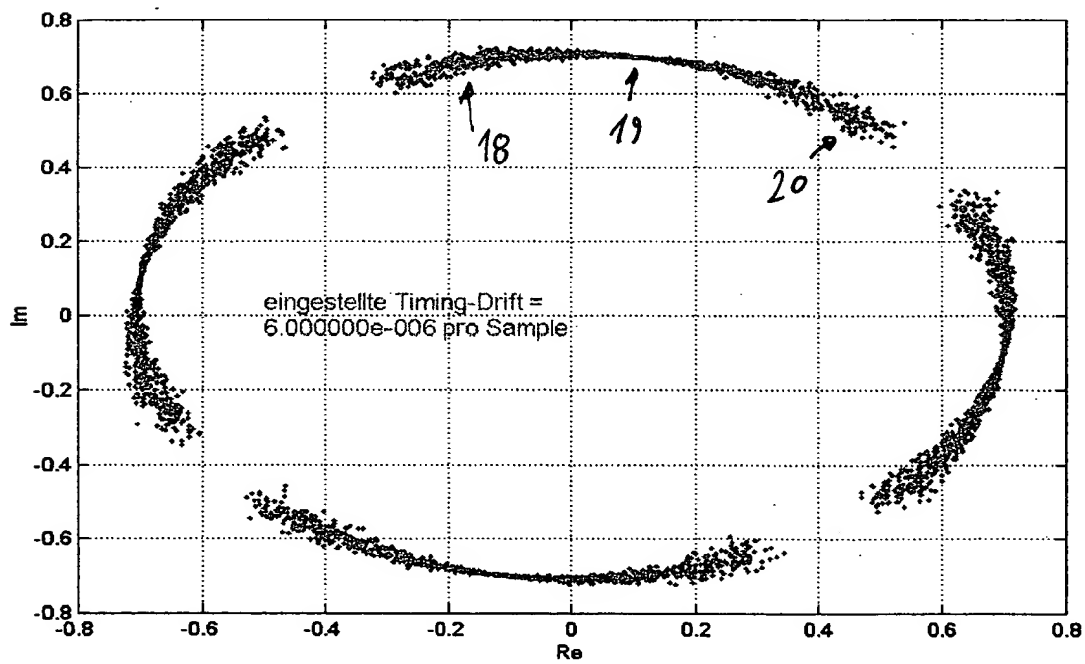


Fig. 7

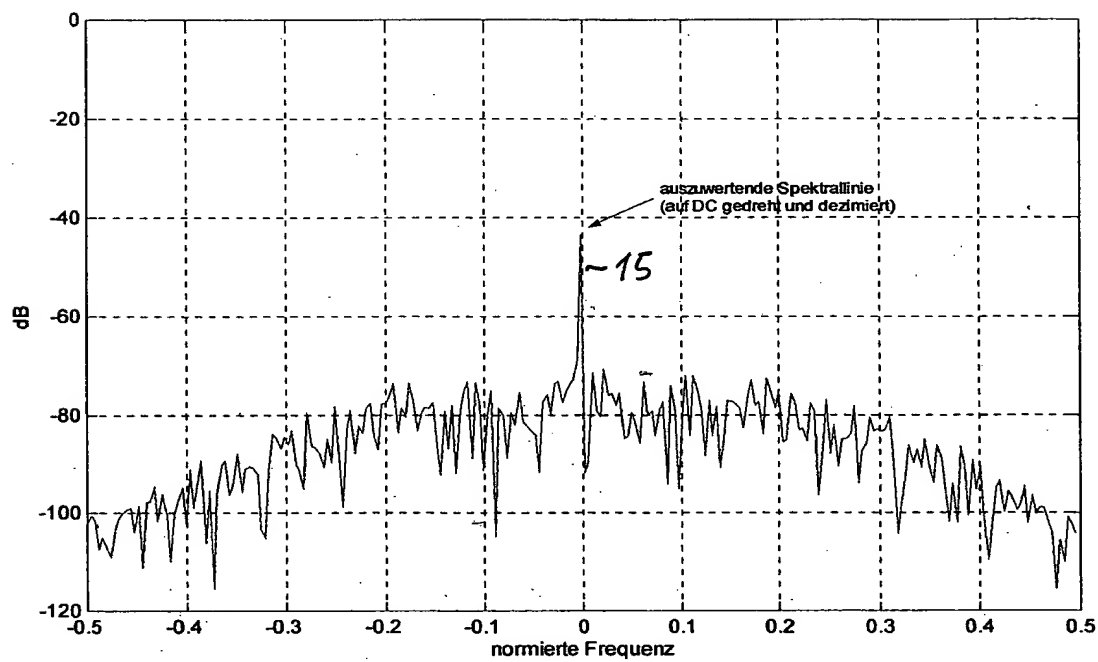


Fig. 8

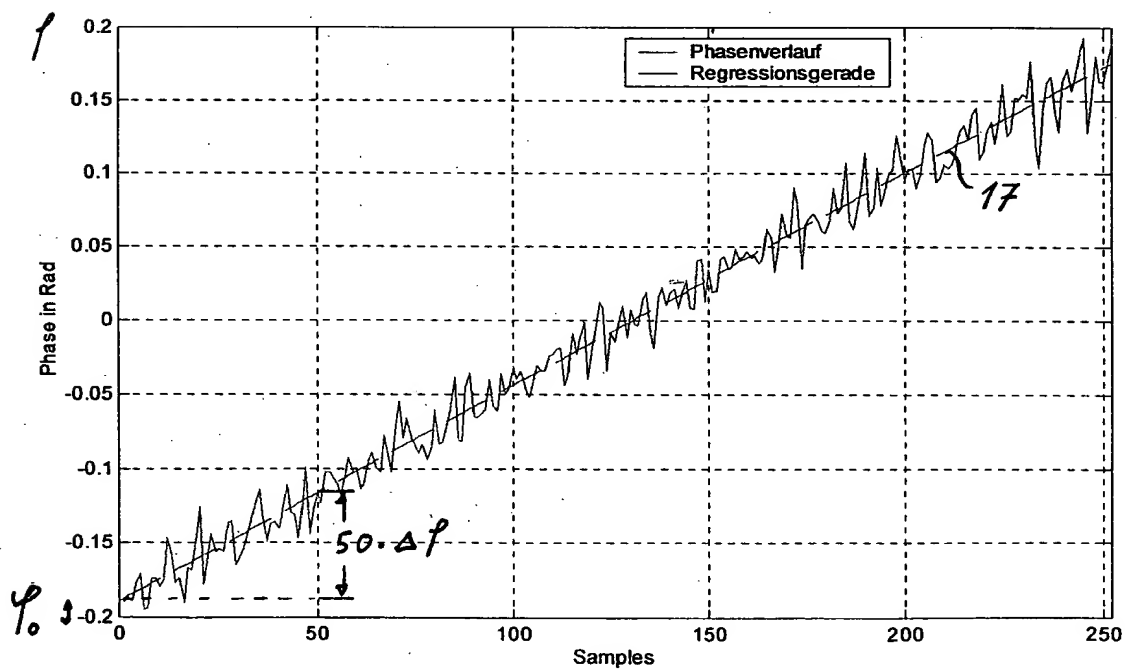


Fig. 9

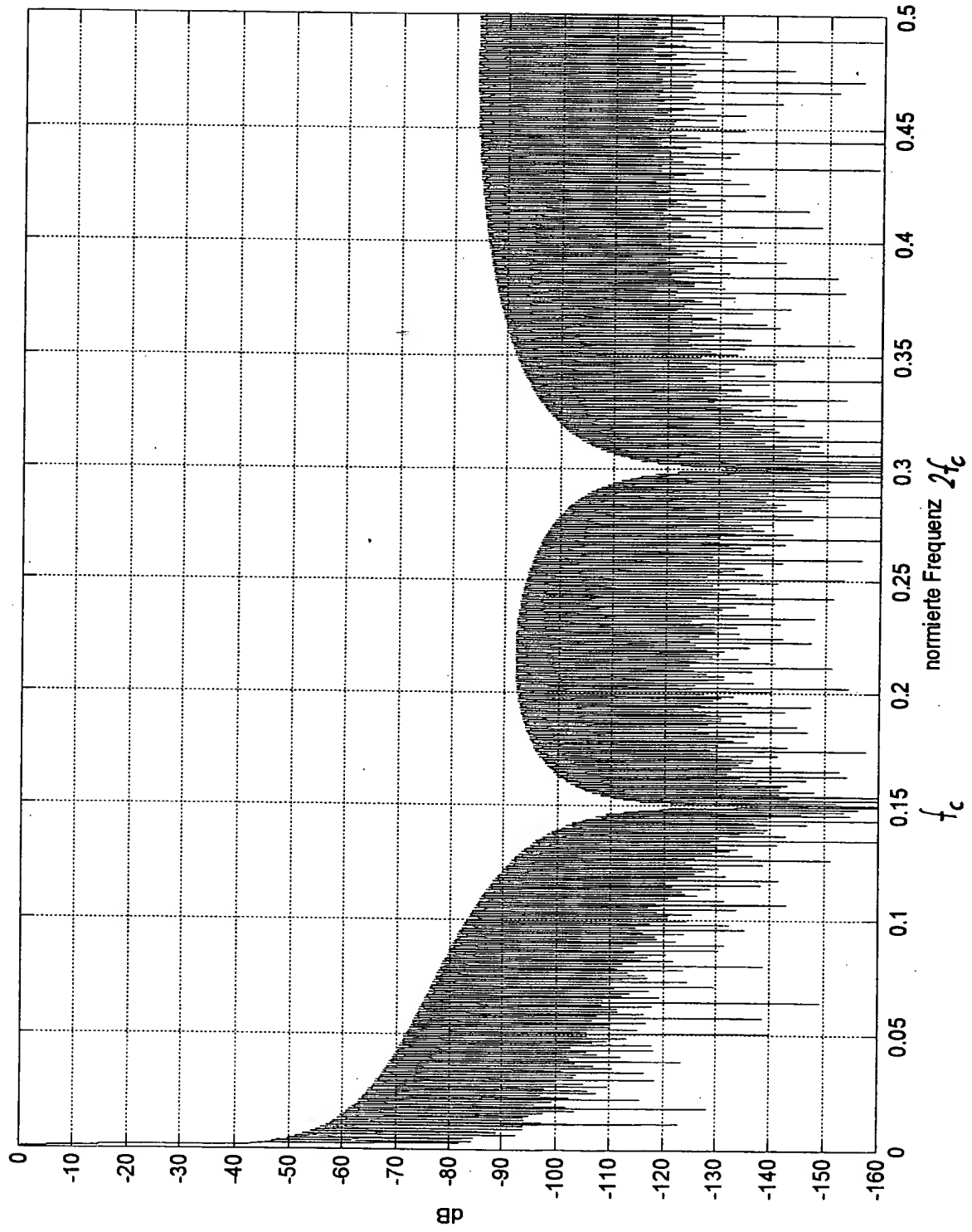


Fig. 10

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.
